

Corrigé type de l'examen de rattrapage Structures Machine 2

Exercice 1 :(4 points)

1. Le type d'électronique utilisée pour la construction du hardware informatique est :
l'électronique numérique.(1 point)

2. Le rôle de l'horloge dans un circuit séquentiel est de donner le rythme d'exécution du
circuit séquentiel.(1 point)

3. La porte logique qui s'accorde avec la formule : $S=A \cdot \bar{B} + \bar{A} \cdot B$ est la porte XOR (0,5 point)
Ça table de vérité est : (0,5 point)

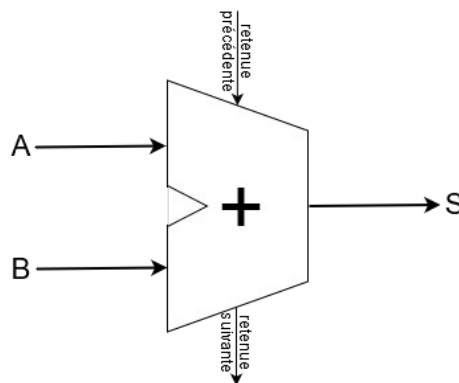
A	B	S
0	0	0
0	1	1
1	0	1
1	1	0

4. Le phénomène de la stabilité dans un circuit séquentiel asynchrone permet de donner
la faculté de mémoriser l'information. (1 point)

Exercice 2 :(12 points)

1. La construction d'un fulladder est comme suite :

Étape 1 : Schéma global (1 point)



Étape 2 : Table de Vérité (1 point)

A	B	R _p	S	R _s
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	1
1	0	0	1	0
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1

Étape 3 : Fonctions Canoniques Disjonctives (1 point)

$$S(A,B,R_p) = \bar{A} \cdot \bar{B} \cdot R_p + \bar{A} \cdot B \cdot \bar{R}_p + A \cdot \bar{B} \cdot \bar{R}_p + A \cdot B \cdot R_p$$

$$R_s(A,B,R_p) = \bar{A} \cdot B \cdot R_p + A \cdot \bar{B} \cdot R_p + A \cdot B \cdot \bar{R}_p + A \cdot B \cdot R_p$$

Étape 4 : Minimisation Algébrique (1 point)

$$S(A,B,R_p) = \bar{A} \cdot \bar{B} \cdot R_p + \bar{A} \cdot B \cdot \bar{R}_p + A \cdot \bar{B} \cdot \bar{R}_p + A \cdot B \cdot R_p$$

$$S(A,B,R_p) = \bar{A} \cdot (\bar{B} \cdot R_p + B \cdot \bar{R}_p) + A \cdot (\bar{B} \cdot \bar{R}_p + B \cdot R_p)$$

$$S(A,B,R_p) = \bar{A} \cdot (B \oplus R_p) + A \cdot (B \otimes R_p)$$

$$S(A,B,R_p) = \bar{A} \cdot (B \oplus R_p) + A \cdot (B \oplus R_p)$$

$$S(A,B,R_p) = A \oplus B \oplus R_p$$

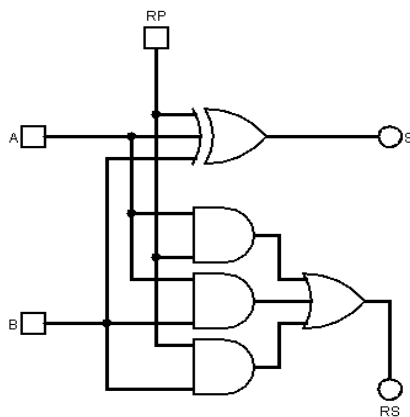
$$R_s(A,B,R_p) = \bar{A} \cdot B \cdot R_p + A \cdot \bar{B} \cdot R_p + A \cdot B \cdot \bar{R}_p + A \cdot B \cdot R_p$$

$$R_s(A,B,R_p) = \bar{A} \cdot B \cdot R_p + A \cdot \bar{B} \cdot R_p + A \cdot B \cdot \bar{R}_p + A \cdot B \cdot R_p + A \cdot B \cdot R_p + A \cdot B \cdot R_p$$

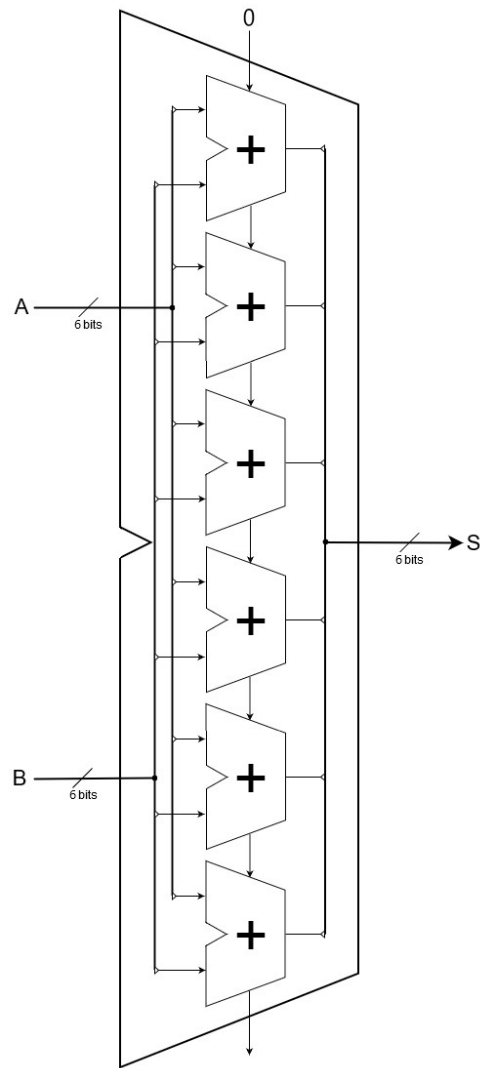
$$R_s(A,B,R_p) = (\bar{A} \cdot B \cdot R_p + A \cdot B \cdot R_p) + (A \cdot \bar{B} \cdot R_p + A \cdot B \cdot R_p) + (A \cdot B \cdot \bar{R}_p + A \cdot B \cdot R_p)$$

$$R_s(A,B,R_p) = (B \cdot R_p) + (A \cdot R_p) + (A \cdot B)$$

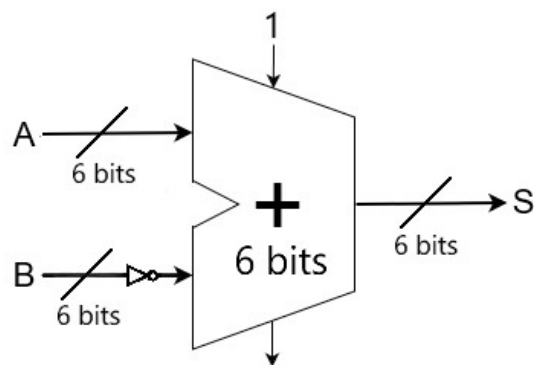
Étape 5 : Logigramme (1 point)



2. L'additionneur a 6-bits est comme suite : (1 point)



3. Le soustracteur 6-bits est comme suite : (1 point)

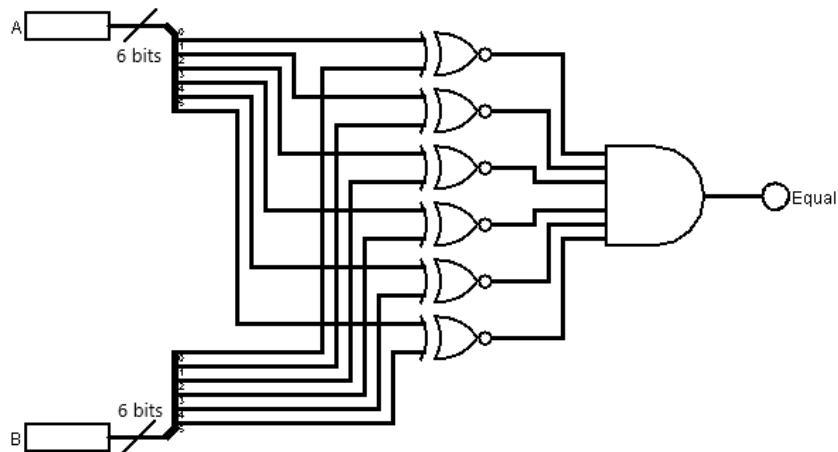


4. La porte logique qui peut faire la comparaison entre 2 nombres binaires sur 1 bit est :
La porte XNOR (0,5 point)

Sa table de vérité est comme suite : (0,5 point)

A	B	S
0	0	1
0	1	0
1	0	0
1	1	1

5. Le circuit qui fait la comparaison entre 2 valeurs binaires de 6 bits est comme suite :
(1 point)

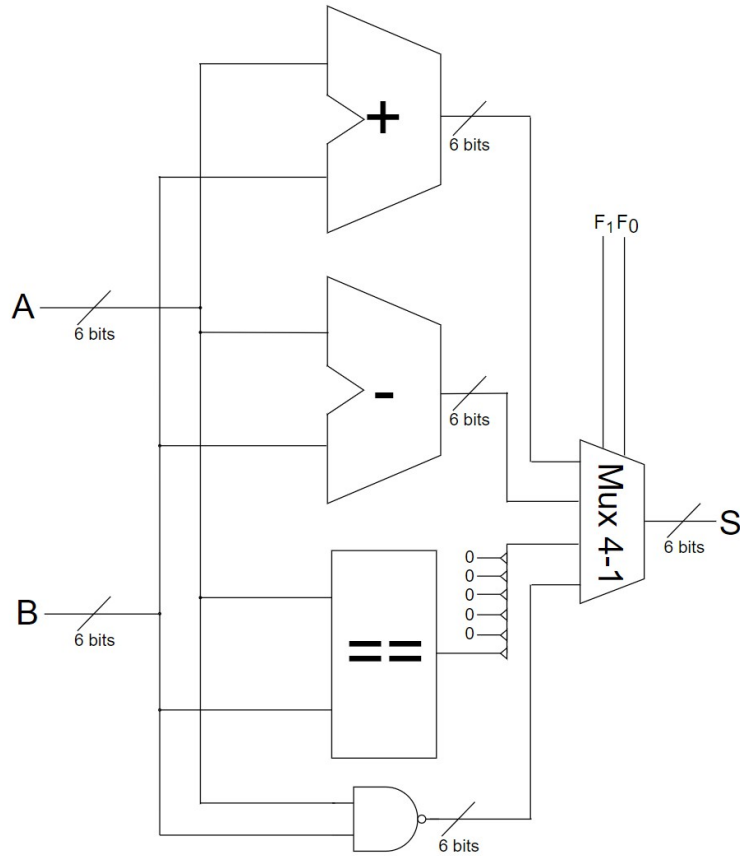


6. Le circuit de l'UAL sur 6 bits est sur la page suivante :

La table de fonctions de l'UAL est comme suite : (1 point)

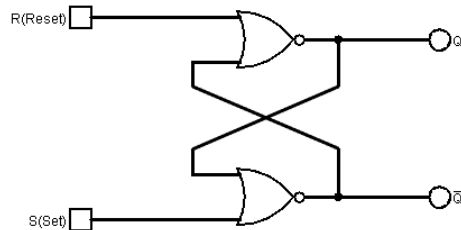
F_1	F_0	Opération
0	0	+
0	1	-
1	0	==
1	1	NAND

(2 points)

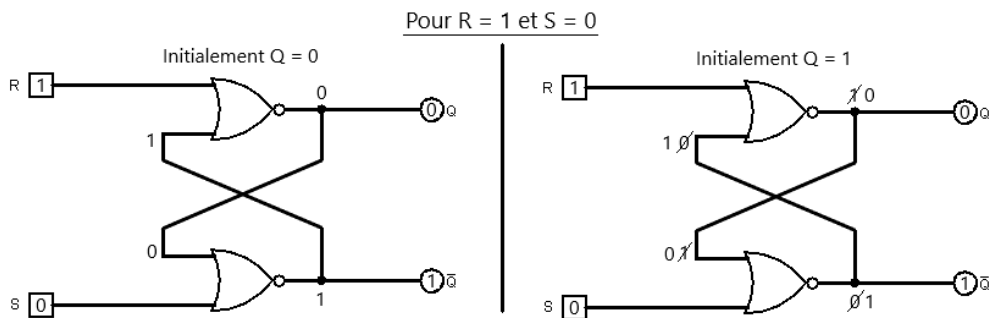


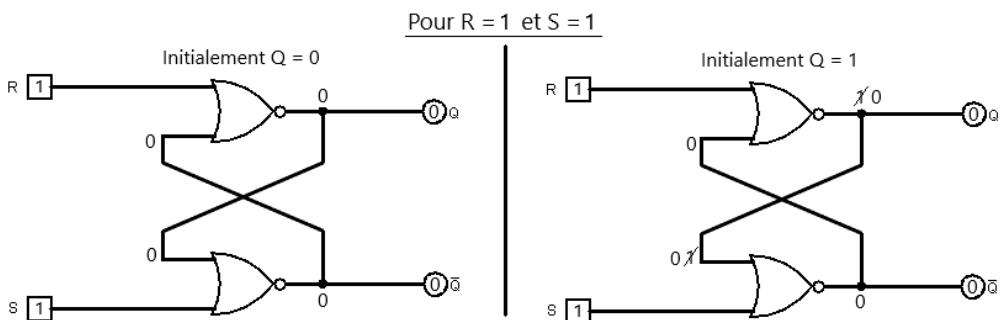
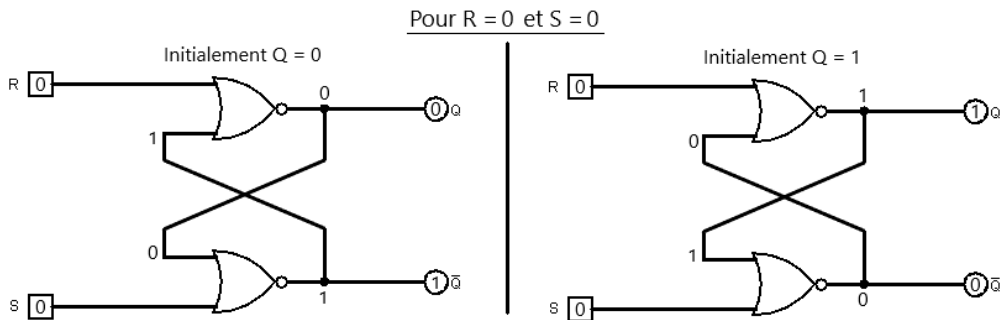
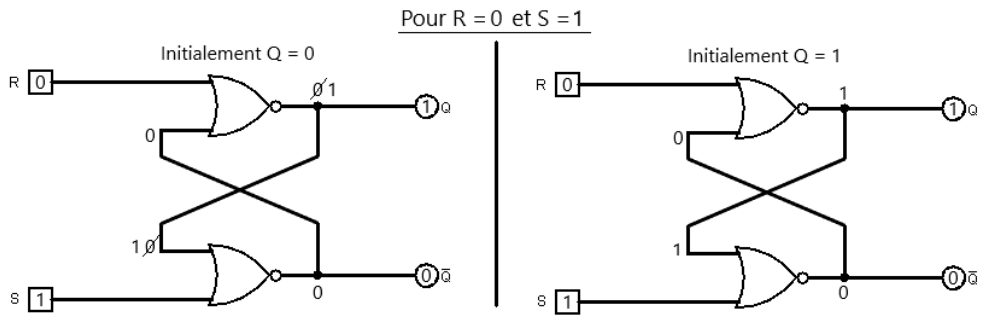
Exercice 3 :(4 points)

La construction d'une cellule mémoire RS en utilisant les portes logiques : (1 point)



L'étude de tous les cas possible est comme suite : (0,5 point pour chaque cas)





(1 point)

R	S	Q	\bar{Q}
1	0	0	1
0	1	1	0
0	0	Q'	\bar{Q}'
1	1	0	0

L'entrée mode Reset remet Q à 0

L'entrée mode Set remet Q à 1

L'entrée Mémoriser (00) conserve Q

L'entrée (11) est interdite