

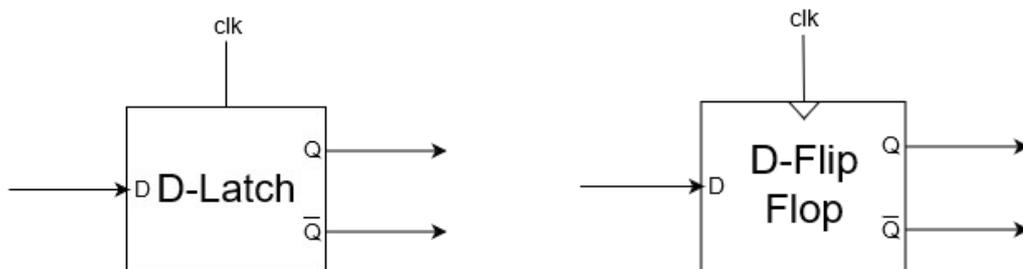
Corrigé type de l'examen de rattrapage Structures Machine 2

Exercice 1 :(4 points)

1. La plus petite unité pour représenter l'information dans les systèmes numériques est le bit, les valeurs possibles sont 0 et 1 logiques.(1 point)

2. Deux des cellules mémoires : Bi-stable, RS-Latch, D-Latch, D-FlipFlop, RS-FlipFlop, JK-FlipFlop, T-FlipFlop. (0,5 point)

2 exemples de schéma global : (0,5 point)



3. Un Circuit Séquentiel est un circuit numérique dans lequel sa sortie ne dépend pas seulement que des entrées, mais aussi de l'historique des entrées précédentes.(1 point)

4. La table de vérité du circuit est comme suite : (0,5 point)

A	B	S
0	0	0
0	1	1
1	0	1
1	1	0

C'est l'équivalent de la porte XOR. (0,5 point)

Exercice 2 :(9 points)

1. Circuit Combinatoire SVA to C2 :

Étape 2 : Table de Vérité (1 point)

E3	E2	E1	E0	S3	S2	S1	S0
0	0	0	0	0	0	0	0
0	0	0	1	0	0	0	1
0	0	1	0	0	0	1	0
0	0	1	1	0	0	1	1
0	1	0	0	0	1	0	0
0	1	0	1	0	1	0	1
0	1	1	0	0	1	1	0
0	1	1	1	0	1	1	1
1	0	0	0	0	0	0	0
1	0	0	1	1	1	1	1
1	0	1	0	1	1	1	0
1	0	1	1	1	1	0	1
1	1	0	0	1	1	0	0
1	1	0	1	1	0	1	1
1	1	1	0	1	0	1	0
1	1	1	1	1	0	0	1

Étape 3 : Fonctions Canoniques (1 point)

$$S3(E3,E2,E1,E0) = E3 \cdot \bar{E2} \cdot \bar{E1} \cdot E0 + E3 \cdot \bar{E2} \cdot E1 \cdot \bar{E0} + E3 \cdot \bar{E2} \cdot E1 \cdot E0 + E3 \cdot E2 \cdot \bar{E1} \cdot \bar{E0} + E3 \cdot E2 \cdot \bar{E1} \cdot E0 + E3 \cdot E2 \cdot E1 \cdot \bar{E0} + E3 \cdot E2 \cdot E1 \cdot E0$$

$$S2(E3,E2,E1,E0) = \bar{E3} \cdot E2 \cdot \bar{E1} \cdot \bar{E0} + \bar{E3} \cdot E2 \cdot \bar{E1} \cdot E0 + \bar{E3} \cdot E2 \cdot E1 \cdot \bar{E0} + \bar{E3} \cdot E2 \cdot E1 \cdot E0 + E3 \cdot \bar{E2} \cdot \bar{E1} \cdot E0 + E3 \cdot \bar{E2} \cdot E1 \cdot \bar{E0} + E3 \cdot \bar{E2} \cdot E1 \cdot E0 + E3 \cdot E2 \cdot \bar{E1} \cdot \bar{E0}$$

$$S1(E3,E2,E1,E0) = \bar{E3} \cdot \bar{E2} \cdot E1 \cdot \bar{E0} + \bar{E3} \cdot \bar{E2} \cdot E1 \cdot E0 + \bar{E3} \cdot E2 \cdot \bar{E1} \cdot \bar{E0} + \bar{E3} \cdot E2 \cdot \bar{E1} \cdot E0 + E3 \cdot \bar{E2} \cdot \bar{E1} \cdot E0 + E3 \cdot \bar{E2} \cdot E1 \cdot \bar{E0} + E3 \cdot \bar{E2} \cdot E1 \cdot E0 + E3 \cdot E2 \cdot \bar{E1} \cdot \bar{E0}$$

$$S0(E3,E2,E1,E0) = \bar{E3} \cdot \bar{E2} \cdot \bar{E1} \cdot E0 + \bar{E3} \cdot \bar{E2} \cdot E1 \cdot E0 + \bar{E3} \cdot E2 \cdot \bar{E1} \cdot E0 + \bar{E3} \cdot E2 \cdot E1 \cdot E0 + E3 \cdot \bar{E2} \cdot \bar{E1} \cdot E0 + E3 \cdot \bar{E2} \cdot E1 \cdot E0 + E3 \cdot E2 \cdot \bar{E1} \cdot E0 + E3 \cdot E2 \cdot E1 \cdot E0$$

Étape 4 : Table de Karnaugh (1 point)

	E3E2			
E1E0				
	00	01	11	10
00	0	0	1	0
01	0	0	1	1
11	0	0	1	1
10	0	0	1	1

	E3E2			
E1E0				
	00	01	11	10
00	0	1	1	0
01	0	1	0	1
11	0	1	0	1
10	0	1	0	1

$$S3(E3,E2,E1,E0) = E3 \cdot E2 + E3 \cdot E0 + E3 \cdot E1 \quad S2(E3,E2,E1,E0) = \bar{E3} \cdot E2 + E2 \cdot \bar{E1} \cdot \bar{E0} + E3 \cdot \bar{E2} \cdot E0 + E3 \cdot \bar{E2} \cdot E1$$

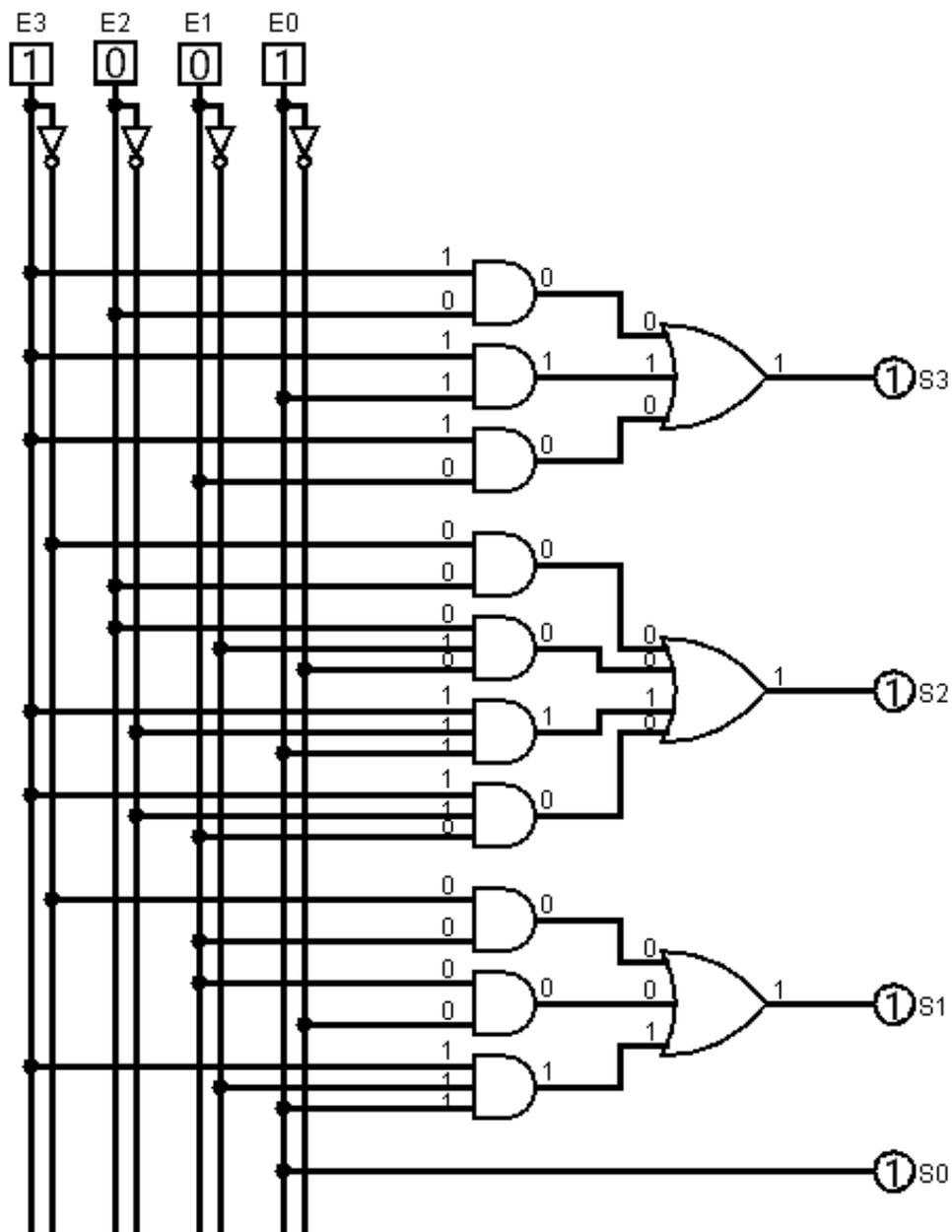
E3E2 \ E1E0	00	01	11	10
00	0	0	0	0
01	0	0	1	1
11	1	1	0	0
10	1	1	1	1

E3E2 \ E1E0	00	01	11	10
00	0	0	0	0
01	1	1	1	1
11	1	1	1	1
10	0	0	0	0

$$S1(E3,E2,E1,E0) = \overline{E3} \cdot E1 + E1 \cdot \overline{E0} + E3 \cdot \overline{E1} \cdot E0$$

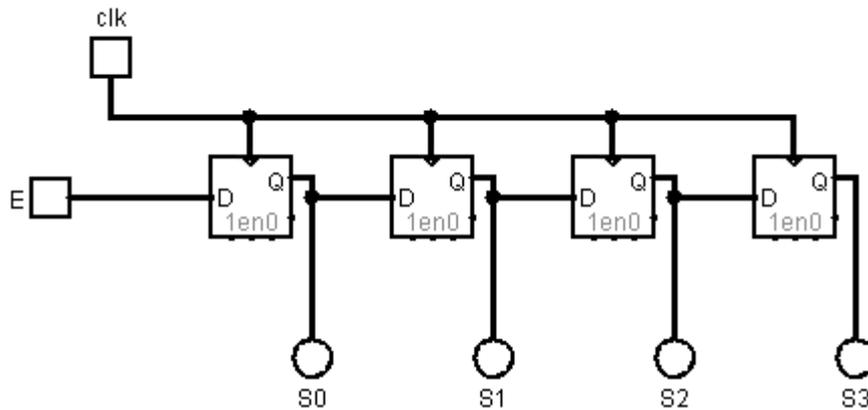
$$S0(E3,E2,E1,E0) = E0$$

Étape 5 : Logigramme (1 point)

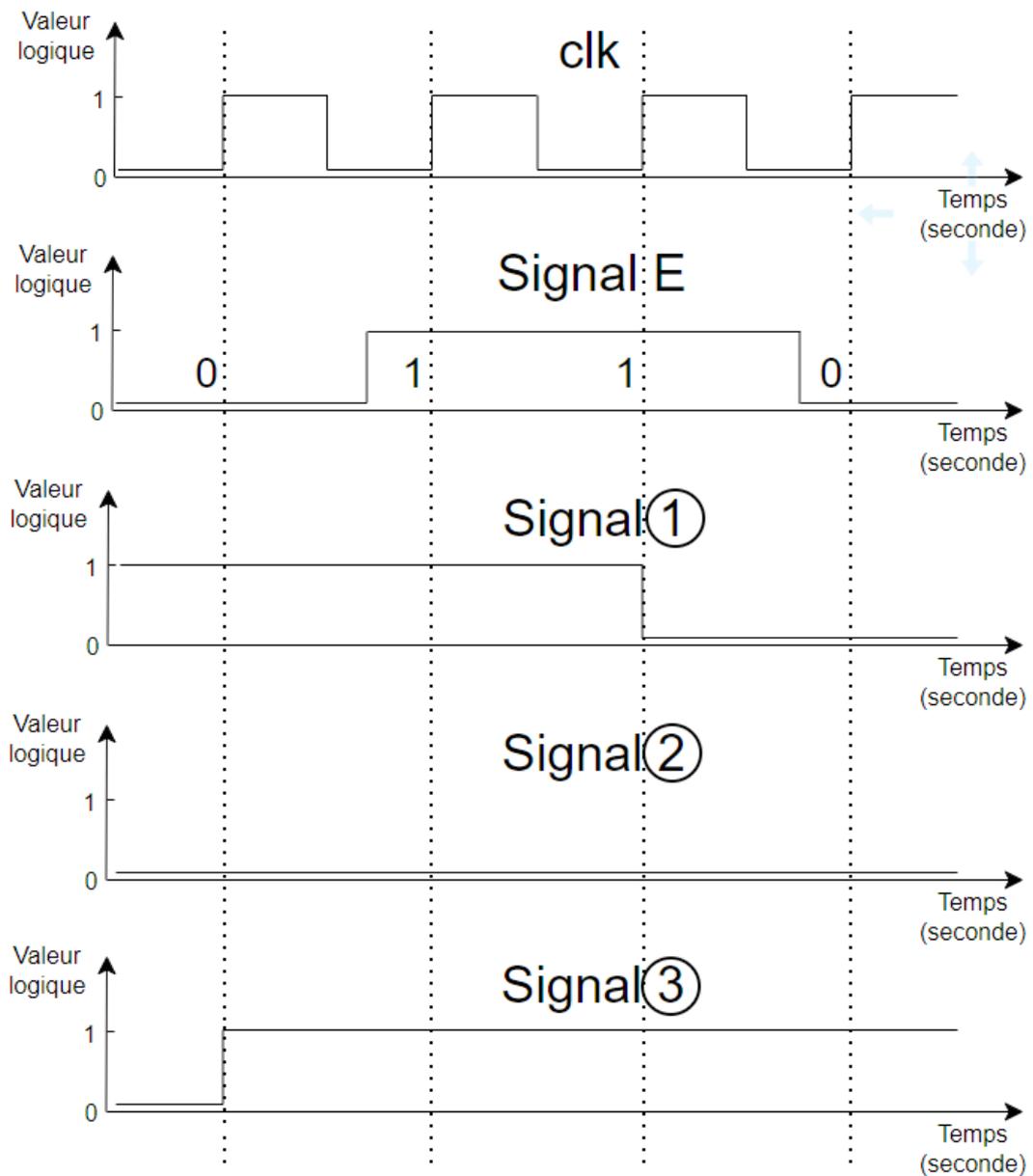


Exécution de la valeur -1 (1001)_{SVA} sur le circuit : (1 point)

2. Le Shifteur Séquentiel sur 4-bits de type SIPO : (1 point)

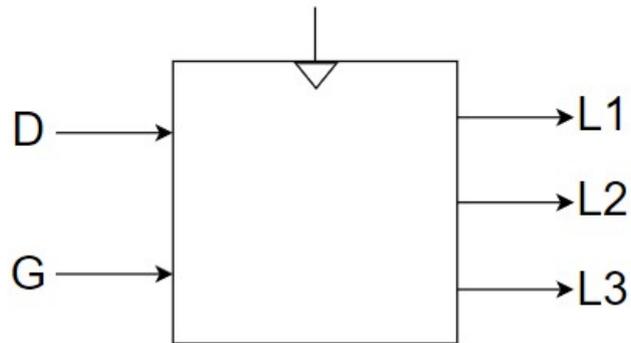


3. Le chronogramme des signaux ①, ②, ③ : (3 point)

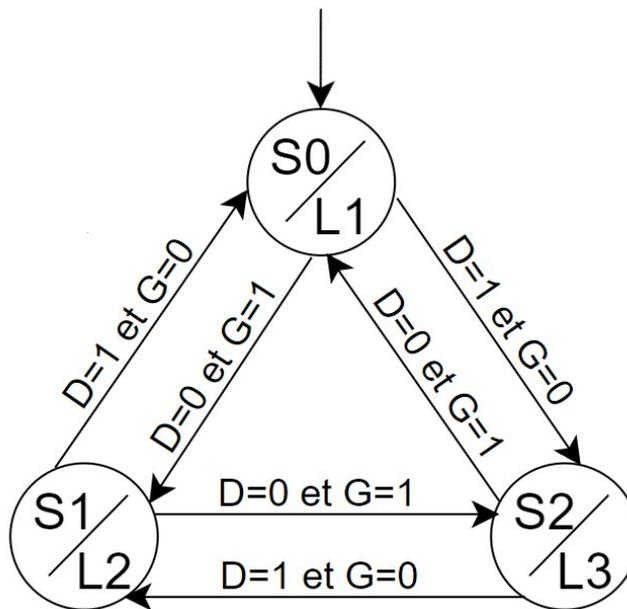


Exercice 3 : (6 points + 1 point bonus)

Étape 1 : Schéma global (1 point)



Étape 2 : Automate (1 point)



Étape 3 : Table de Transition (1 point)

État actuel	D	G	État suivant
S0	0	0	S0
S0	0	1	S1
S0	1	0	S2
S0	1	1	S0
S1	0	0	S1
S1	0	1	S2
S1	1	0	S0
S1	1	1	S1

S2	0	0	S2
S2	0	1	S0
S2	1	0	S1
S2	1	1	S2

Étape 4 : Encodage des États et Table des Sorties (1 point)

États	S ₁	S ₀	L1	L2	L3
S0	0	0	1	0	0
S1	0	1	0	1	0
S2	1	0	0	0	1

Étape 5 : Table de Transition Encodée (1 point)

S ₁	S ₀	D	G	S' ₁	S' ₀
0	0	0	0	0	0
0	0	0	1	0	1
0	0	1	0	1	0
0	0	1	1	0	0
0	1	0	0	0	1
0	1	0	1	1	0
0	1	1	0	0	0
0	1	1	1	0	1
1	0	0	0	1	0
1	0	0	1	0	0
1	0	1	0	0	1
1	0	1	1	1	0

Étape 6 : Formules Logiques (1 point)

Les fonctions de sorties sont simples et sont déduites directement

$$L1(S_1, S_0) = \overline{S_1} + \overline{S_0} = \overline{S_1} \cdot \overline{S_0} \quad (2 \text{ solutions possibles correctes})$$

$$L2(S_1, S_0) = \overline{S_1} \cdot S_0$$

$$L3(S_1, S_0) = S_1 \cdot \overline{S_0} = S_1 \text{ ou } L3(S_1, S_0) = S_1 \quad (2 \text{ solutions possibles correctes})$$

DG \ S ₁ S ₀		S ₁ S ₀			
		00	01	11	10
DG	00	0	0	-	1
	01	0	1	-	0
	11	0	0	-	1
	10	1	0	-	0

DG \ S ₁ S ₀		S ₁ S ₀			
		00	01	11	10
DG	00	0	1	-	0
	01	1	0	-	0
	11	0	1	-	0
	10	0	0	-	1

$$S'_1(S_1, S_0, D, G) = S_1 \cdot D \cdot G + S_1 \cdot \bar{D} \cdot \bar{G} + S_0 \cdot \bar{D} \cdot G + \bar{S}_1 \cdot \bar{S}_0 \cdot D \cdot \bar{G}$$

$$S'_0(S_1, S_0, D, G) = S_0 \cdot D \cdot G + S_0 \cdot \bar{D} \cdot \bar{G} + S_1 \cdot D \cdot \bar{G} + \bar{S}_1 \cdot \bar{S}_0 \cdot \bar{D} \cdot G$$

Étape 7 : Logigramme (1 point)

